

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-150815

(43)Date of publication of application : 30.05.2000

(51)Int.Cl.

H01L 27/108

H01L 21/8242

(21)Application number : 11-245061

(71)Applicant : KOKUSAI ELECTRIC CO LTD

(22)Date of filing : 31.08.1999

(72)Inventor : TAKAZAWA HIROMASA
KARASAWA HAJIME

(30)Priority

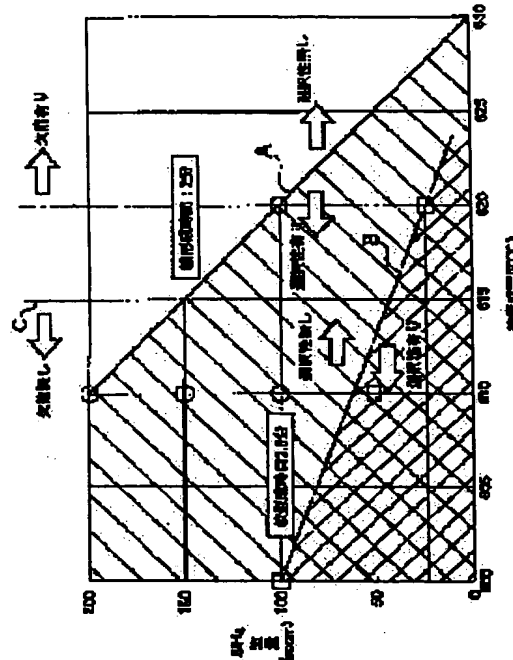
Priority number : 10251306 Priority date : 04.09.1998 Priority country : JP

(54) MANUFACTURE OF SEMICONDUCTOR DEVICE AND SEMICONDUCTOR MANUFACTURING DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To form stable hemispherical grained silicon (HSG) which have superior selectivity and less defects in an HSG forming process which is performed for enlarging the surface areas of capacity electrodes.

SOLUTION: On an Si wafer on which a silicon-based insulating film which becomes an interlayer insulating film is formed, an amorphous silicon film which becomes a capacity electrode is formed. Then an HSG film containing few defects is formed on the amorphous silicon film by setting the crystal nucleus forming temperature at $<620^{\circ}\text{C}$. In addition, when the flow rate of monosilane (SiH_4) which is supplied for forming crystal nuclei and the crystal nucleus forming temperature are appropriately controlled, such selectivity can be realized that HSG nuclei are not formed in the silicon-based insulating film, but only on the amorphous silicon film.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号
特開2000-150815
(P2000-150815A)

(43)公開日 平成12年5月30日(2000.5.30)

(51)IntCl.⁷
H 0 1 L 27/108
21/8242

識別記号

F I
H 0 1 L 27/10

テマコード*(参考)

6 2 1 Z

審査請求 未請求 請求項の数12 O L (全 11 頁)

(21)出願番号 特願平11-245061

(22)出願日 平成11年8月31日(1999.8.31)

(31)優先権主張番号 特願平10-251306

(32)優先日 平成10年9月4日(1998.9.4)

(33)優先権主張国 日本 (J P)

(71)出願人 000001122

国際電気株式会社

東京都中野区東中野三丁目14番20号

(72)発明者 高澤 裕真

東京都中野区東中野三丁目14番20号 国際
電気株式会社内

(72)発明者 柄澤 元

東京都中野区東中野三丁目14番20号 国際
電気株式会社内

(74)代理人 100090136

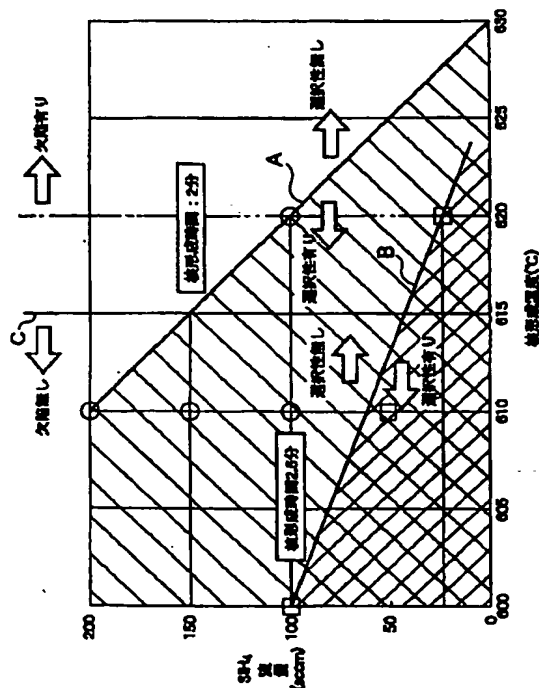
弁理士 油井 透 (外2名)

(54)【発明の名称】 半導体装置の製造方法及び半導体製造装置

(57)【要約】

【課題】 容量電極表面積を拡大するための半球状結晶粒 (HSG) の形成工程において、選択性が優れ、欠陥のない安定したHSGを形成する。

【解決手段】 層間絶縁膜となるシリコン系絶縁膜が形成されたSiウェーハ上に、容量電極となるアモルファスシリコン膜を形成する。アモルファスシリコン膜の上に、結晶核形成温度を620℃未満として、欠陥がほとんど存在しないHSG膜を形成する。また、結晶核形成のために供給するモノシラン (SiH₄) の流量と結晶核形成温度とを、適度に制御することにより、HSG核が、アモルファスシリコン膜上にのみ形成されて、シリコン系絶縁膜には形成されないように選択性を持たせることができる。



【特許請求の範囲】

【請求項1】表面に容量電極となるアモルファスシリコン膜が形成された基板にHSG膜を形成するに際して、前記アモルファスシリコン膜上に形成するHSG膜に、HSGが形成されない部分である欠陥がほとんど生じないようにするために、所定の温度範囲で前記HSG膜の核となる結晶核を形成し、前記結晶核を成長させて前記HSG膜を形成するようにした半導体装置の製造方法。

【請求項2】前記所定の温度範囲を620℃未満とした請求項1に記載の半導体装置の製造方法。

【請求項3】表面に容量電極となるアモルファスシリコン膜とシリコン系絶縁膜とが形成された基板上にHSG膜を形成するに際して、前記HSG膜を、前記シリコン系絶縁膜上には成長させずに、前記アモルファスシリコン膜上にのみ選択成長させるために、前記HSG膜の核となる結晶核の形成温度(℃)をX軸にとり、結晶核形成のために供給するモノシラン(SiH_4)流量(sccm)をY軸にとったとき、点(620℃, 100sccm)と点(610℃, 200sccm)とを結ぶ直線Aより左側の領域内に入るように核形成温度と SiH_4 流量とを制御して結晶核を形成し、前記結晶核を成長させて前記HSG膜を形成するようにした半導体装置の製造方法。

【請求項4】前記HSG膜に、HSGが形成されない部分である欠陥がほとんど生じないようにするために、さらに所定の温度範囲で結晶核を形成するようにした請求項3に記載の半導体装置の製造方法。

【請求項5】前記所定の温度範囲を620℃未満とした請求項4に記載の半導体装置の製造方法。

【請求項6】前記620℃未満とした温度範囲を、さらに615℃以下とした請求項2または5に記載の半導体装置の製造方法。

【請求項7】基板に形成したアモルファスシリコン膜上にHSG膜を形成する反応室と、前記反応室にHSG膜原料となるモノシラン(SiH_4)ガスを供給する SiH_4 供給手段と、前記反応室内を加熱する加熱手段と、前記反応室内の温度を制御する制御手段とを備え、前記制御手段が、前記アモルファスシリコン膜の上に形成されるべきHSG膜に、HSGが形成されない部分である欠陥がほとんど生じないようにするために、前記HSG膜の核となる結晶核の核形成温度が所定の温度範囲となるように前記加熱手段を制御するものである半導体製造装置。

【請求項8】前記所定の温度範囲を620℃未満とした請求項7に記載の半導体製造装置。

【請求項9】基板に形成したアモルファスシリコン膜上にHSG膜を形成する反応室と、

前記反応室にHSG膜原料となるモノシラン(SiH_4)ガスを供給する SiH_4 供給手段と、前記反応室内を加熱する加熱手段と、前記反応室内に供給される SiH_4 ガスの流量を制御すると共に、前記反応室内の温度を制御する制御手段とを備え、前記制御手段が、HSG膜の核となる結晶核の核形成温度をX軸にとり、結晶核形成のために供給するモノシラン(SiH_4)流量をY軸にとったとき、点(620℃, 100sccm)と点(610℃, 200sccm)とを結ぶ直線Aより左側の領域内に入るように前記 SiH_4 供給手段と前記加熱手段とを制御するものである半導体製造装置。

【請求項10】前記HSG膜に、HSGが形成されない部分である欠陥がほとんど生じないようにするために、さらに所定の温度範囲となるように前記加熱手段を制御するものである請求項9に記載の半導体製造装置。

【請求項11】前記所定の温度範囲を620℃未満とした請求項10に記載の半導体製造装置。

【請求項12】前記620℃未満とした温度範囲を、さらに615℃以下とした請求項8または11に記載の半導体製造装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は半導体装置の製造方法及び半導体製造装置に係り、特にアモルファスシリコン膜表面に起伏の激しい半球状結晶粒(HSG(Hemi-spherical Grained Silicon))を形成して、そのHSGの形成された膜(HSG膜)を表面積の大きな容量電極とする工程を含む半導体装置の製造方法及び半導体製造装置に関する。

【0002】

【従来の技術】図9を用いて、HSG膜からなる容量電極を有する従来のDRAMのキャパシタセルを説明する。1はシリコン基板であり、その上にフィールド酸化膜2、ソース3、ドレイン4がそれぞれ形成される。5はソース3—ドレイン4間のシリコン基板1上に形成されたゲート酸化膜、6はゲート酸化膜5上に形成されるゲート電極、7はシリコン系層間絶縁膜、8はソース3上の層間絶縁膜7に形成されたコンタクト孔である。

【0003】ソース—ドレイン間にまたがって層間絶縁膜7上にアモルファスシリコン膜を堆積し、パターニングを行ない、洗浄したのちアモルファスシリコン膜の自然酸化膜を除去し、多結晶化を行ない下部電極9を形成する。次いで Si_3N_4 の容量絶縁膜13を形成し、その上に多結晶シリコン膜などにより上部電極11を形成する。こうしてMOSトランジスタのソース3にキャパシタセルを有するDRAMを実現することができる。

【0004】ところで、DRAMキャパシタにはほぼ一定の容量値が要求されるが、DRAMの高集積化でキャ

バシタセルの占有面積が減少していくため、キャパシタ容量値が小さくなっていくのが避けられない。キャパシタ容量値を一定に確保する方法としては容量絶縁膜の薄膜化、高誘電率絶縁膜の採用、電極表面の拡大化が挙げられるが、容量絶縁膜として使われている Si_3N_4 膜の薄膜化はほぼ限界にきている。このため Si_3N_4 などの低誘電率絶縁膜ではなく、 Ta_2O_5 膜などの高誘電率絶縁膜を採用することが検討されている。しかし、高誘電率絶縁膜は成膜条件が難しいという難点があり、特に有力候補とされている Ta_2O_5 膜でも、成膜後の処理が不確定で未だ研究段階であり、量産に採用されるまでに至っていない。したがって高誘電率絶縁膜が採用されるまでの当分の間は、キャパシタ容量値の確保は、電極表面積の拡大化で対応せざるを得ないのが実情である。

【0005】電極表面の拡大化には幾つかの方法がある。一つは立体化である。立体化によりキャパシタ容量は大幅に増加するが、露光焦点深度やドライエッチングなどの微細加工技術が問題となるため、他の方法が求められている。その中で、図10に示すように、下部電極9となる結晶化前のアモルファスシリコン膜19の核形成温度を制御することによりシリコン表面にHSG12の凹凸を形成させ、そのHSG12を形成させた表面積を、例えば600℃で形成した多結晶シリコン膜の表面積の2倍以上とする容量電極部の形成技術が提案されている（特開平5-304273号公報（特許第2508948号公報））。

【0006】この提案は、アモルファスシリコン膜の表面を実質的に清浄な状態におくことを前提としたうえで、CVD法であれMBE法であれ特に薄膜形成法は限定されないが、結晶核発生のための加熱温度は高く、結晶核成長のための温度は低くすることにより結晶粒径の制御を容易にできることから、アモルファスシリコン膜を所定温度で加熱して結晶核を発生させ、続いて温度を下降させて結晶核を成長させるようにして、平均結晶粒径を小さくしたものである。

【0007】また、結晶核発生と成長とは同じ温度で行うが、結晶核の成長時には、結晶核の形成時に供給していたシリコン化合物のガス供給を止めるようにして、結晶粒密度と結晶粒径の制御を容易とし、より微細な粒径の多結晶シリコン膜が形成できるようにしたものである。

【0008】さらに、前記公報に詳細に記載されている方法であるが、薄膜形成法として特にMBE法に限定したもので、所定温度下で加熱しつつシリコン分子線を照射することによって結晶核を発生させ、結晶核の成長時には加熱は続行するがシリコン分子線の照射を行わないようにして、化学反応を利用せずにより低い温度での結晶核の発生を可能としたものである。

【0009】

【発明が解決しようとする課題】ところで前述したHSG

G膜形成に関しては次のことが要請されている。

(1) 半導体装置の歩留まりの点からHSGの粒径及び粒密度が均一であること。そのためには欠陥をなくす必要があり、HSG膜を形成するまでの表面状態並びに温度制御などが非常に重要となる。HSGは、アモルファスから多結晶化する過程で生じる体積変動を利用した技術であり、ここでいう欠陥とは、下地であるアモルファスシリコンが結晶化して、体積変動が阻害されてHSGが形成されない状態になっている部分のことをいう。

(2) 選択的なHSG膜の成長が可能であること。ここで選択的なHSG膜の成長とは、図9の容量電極部を形成する工程において、シリコン系絶縁膜からなる層間絶縁膜7に対し下部電極9を形成する容量電極分離によって露出した非容量電極部の層間絶縁膜7の表面にはHSGは形成されず、容量電極部のアモルファスシリコン膜からなる下部電極9の表面にのみHSGが形成されることである。HSG形成には、シリコン膜を成長させないで、シリコン膜の結晶核のみ（低温・短時間にて可能）をアモルファスシリコン膜上に形成させ、それを成長させることが必要である。シリコン系絶縁膜などの絶縁膜上で成長しないのは、シリコン膜の核形成までのふ化時間がアモルファスシリコン膜上と比べて長いからである。このような選択的なHSGの成長が要請されるのは、HSGの形成により非容量電極部がシリコン膜で覆われてしまうと再度エッチバックしなければならなくなり、半導体装置の製造工程数が増加すると共に、エッチバックにより容量電極側壁部がエッチングされる危険性が高いためである。

(3) HSG形成のスループットに関しては、バッチ式縦型装置の16枚/h以上であることが望ましい。

【0010】これらの点で前記公報記載の中でMBE法を使用したものでは、前述した(1)のHSGの粒径及び粒密度の均一性は良いが、(2)の選択成長が不可能であり、また(3)のスループットを実現することは困難である。

【0011】一方、前記公報では、容量電極部のHSG形成にCVD法を使用することについての説明もなされている。特にCVD法では温度制御が重要となるが、その具体例が前記公報には記載されていない。そこで以下にCVD法を使用したHSG形成技術を検討する。CVD装置を使用した成膜方法にはバッチ式と枚葉式とがある。

【0012】バッチ式には通常、バッチ式縦型装置が使用される。この装置は、反応管の外部より加熱する周辺加熱であることからウェーハを側面から加熱することになるため、面内温度均一性が取り難い。また、多数枚のウェーハを搭載しているウェーハポートの上部が入炉してから下部が入炉するまでの時間差、及び下部が出炉してから上部が出炉するまでの時間差が生じる。このためポートの上部に位置するウェーハと下部に位置するウェー

一ハとでは熱履歴が異なることから、ウェーハの面内・面間温度分布にばらつきが生じ易い。したがって成膜するウェーハの表面状態並びに核形成温度が一定しないため、HSGに所定の粒密度が均一に得られず、HSGの粒径が揃わないという問題がある。

【0013】HSGの粒径及び粒密度を均一に形成するためには温度安定が必要となるが、バッチ式では所定のHSGの粒径や粒密度を得るには形成時間が長時間必要となる。しかし、長時間ウェーハを加熱し続けると欠陥が生じ易くなる。すなわち、下地のアモルファスシリコン膜が結晶化され、HSGの形成が阻害され易くなる問題がある。この問題は温度と時間を最適化することによって理論的には解決できるが、実際にはプロセス条件の最適化は困難である。また、HSGの形成に長時間を要するとスループットが低下する。したがって、前記公報の技術をバッチ式に利用したとしても、前記(1)～

(3)の全ての要件を満たすことはできない。

【0014】一方、枚葉式には、コールドウォール型枚葉式装置を使用するものと、ホットウォール型枚葉式装置を使用するものがある。

【0015】反応室内蔵されたヒータなどからウェーハを加熱するコールドウォール型枚葉式装置では、ウェーハの中心部と周辺部とでは温度差が±1.0℃程度生じることから、HSGの粒形成におけるウェーハ面内均一性が悪くなり易い。したがって前記公報の技術をコールドウォール型枚葉式装置に利用したとしても、少なくとも(1)の要件を満たすことができない。

【0016】これに対して反応室の外側からヒータなどを用いてウェーハを加熱するホットウォール型枚葉式装置では、分割ヒータ制御が容易であることから、分割ヒータ制御をすることにより、ウェーハ面内・面内の両方の温度は均一にできるが、HSG形成に最も適した条件は不明である。なお、コールドウォールは、分割ヒータ制御しても、ホットウォールに比べ面内温度均一性は良くならないといわれている。

【0017】上述したようにバッチ式は温度が安定するまでの時間を長く必要とすることがプロセス的に問題であり、コールドウォールは温度均一性が取り難いためHSG均一性が悪くなりやすい。それに対し枚葉式でホットウォールが有効であるが、HSG均一性のための最適条件が不明であった。

【0018】本発明の課題は、温度制御がキーポイントとなるHSGプロセスにおいて、HSGプロセスの最適条件を見出すことによって、上記従来技術の問題点を解決し、欠陥のない安定したHSG膜を形成でき、また選択性を持たせることが可能な半導体装置の製造方法を提供することにある。

【0019】また本発明の課題は、既存設備の僅かな変更によって、上記製造方法を実施することが可能な半導体製造装置を提供することにある。

【0020】

【課題を解決するための手段】第1の発明は、表面に容量電極となるアモルファスシリコン膜が形成された基板にHSG膜を形成するに際して、前記アモルファスシリコン膜上に形成するHSG膜に、HSGが形成されない部分である欠陥がほとんど生じないようにするために、所定の温度範囲で、前記HSG膜の核となる結晶核を形成し、前記結晶核を成長させて前記HSG膜を形成するようにした半導体装置の製造方法である。

【0021】基板はシリコンウェーハなどの半導体基板やガラス基板などである。アモルファスシリコンを形成するには、原料ガスとして SiH_4 、 Si_2H_6 、 Si_3H_8 、 SiH_2F_2 などが用いられる。その形成方法としては熱CVD(LPCVD)法またはプラズマCVD法による。半導体装置は容量を必要とするもの、例えばDRAMなどである。

【0022】本発明では、半導体ウェーハなどの基板上に形成した容量の下部電極となるアモルファスシリコン膜の表面に、電極表面積を拡大するためのHSG膜を形成する工程を有する。電極表面を拡大するためのHSG膜の形成時、HSG膜の核となる結晶核を枚葉式CVD法等によって所定の温度範囲で形成するとHSG膜に欠陥がほとんど生じない。

【0023】枚葉式とは狭義にはウェーハを1枚ずつ処理する方式であるが、ここでは広義の意味で用い、2枚程度処理する場合も含まれる。枚葉式CVD法としてウェーハの温度分布を±0.5℃に保つことが可能なホットウォール式が好ましいが、上記温度分布を保てればコールドウォール式でも良い。半球状結晶粒(HSG)は半円球状ないしきのこ状の結晶粒である。半球状結晶粒は、前記温度範囲内で SiH_4 (モノシラン)等を流すことにより形成する。

【0024】第2の発明は、第1の発明において、前記所定の温度範囲を620℃未満とした半導体装置の製造方法である。

【0025】枚葉式の装置を用いる場合、HSG核形成のプロセス温度は620℃では欠陥が生じるが、620℃未満であれば欠陥がほとんど生じないので好ましい。バッチ式装置を用いる場合に比べ、枚葉式装置を用いる場合は、HSGを形成するまでの基板加熱時間が短く、この程度の時間であれば欠陥は温度のみに依存する。620℃以上の高い温度になると下地であるアモルファスシリコンが結晶化し始める。この結果、結晶化してしまった部分については結晶核成長のためのアニールを行ってもシリコン膜表面のシリコン分子のマイグレーションが阻害され、HSGが形成されなくなり欠陥となる。非晶質部分(結晶化しなかった部分)についてはアニールを行うことにより、結晶核を中心に周辺の非晶質シリコン膜表面のシリコン分子がマイグレートし、凝集してHSGを形成する。

【0026】本発明によれば、欠陥がほとんど存在しないHSG膜を形成することができるので、キャパシタセルをもつ半導体装置の歩留まりが向上する。

【0027】第3の発明は、表面に容量電極となるアモルファスシリコン膜とシリコン系絶縁膜とが形成された基板上にHSG膜を形成するに際して、前記HSG膜を、前記シリコン系絶縁膜上には成長させずに、前記アモルファスシリコン膜上のみ選択成長させるために、前記HSG膜の核となる結晶核の形成温度(℃)をX軸にとり、結晶核形成のために供給するモノシラン(SiH_4)流量(sccm)をY軸にとったとき、点(620℃, 100sccm)と点(610℃, 200sccm)とを結ぶ直線Aより左側の領域内に入るように核形成温度と SiH_4 流量とを制御して結晶核を形成し、前記結晶核を成長させて前記HSG膜を形成するようにした半導体装置の製造方法である。

【0028】選択成長とは、層間絶縁膜等となるシリコン系絶縁膜に対し、選択性を持たせてHSGを形成することをいい、容量電極周辺にシリコン系絶縁膜が形成されている場合に、非容量電極部であるシリコン系絶縁膜の表面にはHSGが形成されず、容量電極のアモルファスシリコン膜の表面にのみHSG膜が形成されることをいう。

【0029】選択性に影響を及ぼす工程は核形成工程であり、選択性は温度のみならず、時間、圧力、 SiH_4 流量にも依存する。しかし、時間はスループット等から、また圧力は基板表面を清浄に保つ必要から、それぞれ制約を受けて自ずと決められる。例えば、核形成時間は2分から2.5分位である。また圧力は 10^{-1} Pa位である。そこで、制御可能なパラメータとして残るのは温度と SiH_4 流量とになる。

【0030】本発明によれば、HSG膜が形成されるのは、アモルファスシリコン膜の表面だけで、高い選択性が得られるので、非容量電極部をエッチバックする必要がない。このため製造プロセスが増加せず、製造が容易になる。

【0031】第4の発明は、第3の発明において、前記HSG膜に、HSGが形成されない部分である欠陥がほとんど生じないようにするために、さらに所定の温度範囲で結晶核を形成するようにした半導体装置の製造方法である。本発明によれば、所定の温度範囲で結晶核を形成するので、HSG膜に欠陥がほとんど生じない。

【0032】第5の発明は、第4の発明において、前記所定の温度範囲を620℃未満とした半導体装置の製造方法である。これにより欠陥がほとんど存在せず、選択性の高いHSG膜を形成できるので、製造が容易で高歩留まりが得られる。

【0033】第6の発明は、第2または第5の発明において、前記620℃未満とした温度範囲を、さらに615℃以下とした半導体装置の製造方法である。これによ

りほぼ確実に欠陥が存在しないHSG膜を形成することができる。

【0034】第7の発明は、基板に形成したアモルファスシリコン膜上にHSG膜を形成する反応室と、前記反応室にHSG膜原料となるモノシラン(SiH_4)ガスを供給する SiH_4 供給手段と、前記反応室内を加熱する加熱手段と、前記反応室内の温度を制御する制御手段とを備え、前記制御手段が、前記アモルファスシリコン膜の上に形成されるべきHSG膜に、HSGが形成されない部分である欠陥がほとんど生じないようにするために、前記HSG膜の核となる結晶核の核形成温度が所定の温度範囲となるように前記加熱手段を制御するものである半導体製造装置である。

【0035】本発明によれば、反応室内温度を所定の温度範囲となるように制御する制御手段を設けることにより、欠陥がほとんど存在しないHSG膜を形成することができる。

【0036】第8の発明は、第7の発明において、前記所定の温度範囲を620℃未満とした半導体製造装置である。反応室内温度を620℃未満となるように制御する制御手段を設けることにより、欠陥がほとんど存在しないHSG膜を形成することができる。

【0037】第9の発明は、基板に形成したアモルファスシリコン膜上にHSG膜を形成する反応室と、前記反応室にHSG膜原料となるモノシラン(SiH_4)ガスを供給する SiH_4 供給手段と、前記反応室内を加熱する加熱手段と、前記反応室内に供給される SiH_4 ガスの流量を制御すると共に、前記反応室内の温度を制御する制御手段とを備え、前記制御手段が、HSG膜の核となる結晶核の核形成温度をX軸にとり、結晶核形成のために供給するモノシラン(SiH_4)流量をY軸にとったとき、点(620℃, 100sccm)と点(610℃, 200sccm)とを結ぶ直線Aより左側の領域内に入るように前記 SiH_4 供給手段と前記加熱手段とを制御するものである半導体製造装置である。

【0038】本発明によれば、 SiH_4 流量と反応室内温度を所定範囲内に入るように制御する制御手段を設けることにより、アモルファスシリコン膜上のみHSGを形成できる選択性の高いHSG膜を形成することができる。

【0039】第10の発明は、第9の発明において、前記HSG膜に、HSGが形成されない部分である欠陥がほとんど生じないようにするために、さらに所定の温度範囲となるように前記加熱手段を制御するものである半導体製造装置である。これにより、欠陥がほとんど存在せず、選択性の高いHSG膜を形成することができる。

【0040】第11の発明は、第10の発明において、前記所定の温度範囲を620℃未満とした半導体製造装置である SiH_4 流量と反応室内温度を620℃未満となるように制御する制御手段を設けることにより、欠陥

がほとんど存在せず、選択性の高いHSG膜を形成することができる。

【0041】第12の発明は、第8または第11の発明において、前記6-20℃未満とした温度範囲を、さらに615℃以下とした半導体製造装置である。これによればほぼ確実に欠陥の存在しないHSG膜を形成することができる。

【発明の実施の形態】以下に本発明の実施の形態を図面を用いて説明する。図5はHSG膜を形成する半導体製造装置の平面図、図6は半導体製造装置内のホットウォール型枚葉式成膜装置の縦断面図、図7は反応室を加熱するヒータの詳細図である。

【0042】半導体製造装置を示す図5において、20は搬送室であり、この搬送室20の周囲に放射状に複数の真空チャンバを構成する第1ロードロック室10、第1処理室80、第1反応室30、第2反応室35、第2処理室85、第2ロードロック室15が設けられ、搬送室20と第1ロードロック室10、第1反応室30、第2反応室35、第2ロードロック室15間にはそれぞれゲートバルブ40、50、60、70が設けられている。なお、搬送室20には、図示していないがウェーハ搬送ロボットが設けられている。

【0043】ホットウォール型枚葉式成膜装置を示す図6において、ゲートバルブ50を介して搬送室20と連結されている反応室30は、成膜に必要なガス系にモノシランガス(SiH_4)供給用のノズル130を有し、ガスを単一方向から流しウェーハ110に対してノズル130とは反対方向の排気配管135を経由してターボ分子ポンプ140で吸引することにより超高真空対応となっている。なお、反応室の容積は25.5l程度である。 SiH_4 供給用のノズル130に通じる配管に流量制御弁315が設けられ、この流量制御弁315は反応室30内に供給される SiH_4 ガスの流量が所定流量となるように流量制御手段310によって制御される。

【0044】ウェーハ面に対し単一方向より流すことで選択性良くウェーハ面内均一性が確保できる。これは、成長速度がジシランより遅く、HSG形成を制御しやすいモノシランを使用しているためである。モノシランは、シリコンを含む化合物ガスの中でジクロロシランより低温で成長するので、下地のアモルファスシリコン膜が結晶化されないようにするのに有効である。

【0045】反応室圧力を0.5Pa以下と低くすると、ガス流速が速くなり、600~620℃において十分な表面反応律速によりウェーハ面内均一性が優れる。また、反応室30の構造はウェーハ110表面に対して対面式の分割型抵抗加熱ヒータ210でウェーハの上下を加熱することにより、ウェーハ面内の温度均一性を短時間で確保することが容易になっている。分割型抵抗加熱ヒータ210には、反応室30内の温度を所定の温度範囲内にはいるように制御する温度制御手段320が設

けられる。

【0046】次に対面式の分割型抵抗加熱ヒータ210を説明するが、これは上下で構造が同じであるので、上側の分割型抵抗加熱ヒータ210の詳細を図7で説明する。(a)は縦断面図、(b)は底面図である。これよりわかるようにヒータは5分割されている。搬送室20から反応室30を見て、手前側をフロント抵抗加熱ヒータ部230、向う側をバック抵抗加熱ヒータ部240、これらの間に挟まれたヒータの右側をライト抵抗加熱ヒータ部260、左側をレフト抵抗加熱ヒータ部250、真ん中をセンタ抵抗加熱ヒータ部220と称する。これらヒータ部を独立して通電制御することにより、HSG膜の安定形成に必要なウェーハの温度分布を $\pm 0.5^\circ\text{C}$ に保つことができるようになっている。

【0047】さて、半導体素子となる半導体チップの所定の容量電極部にアモルファスシリコン膜が形成されたウェーハを半導体製造装置に搬送する前に、自然酸化膜や $\text{NH}_4\text{OH} + \text{H}_2\text{O}_2 + \text{H}_2\text{O}$ のような混合液によって形成される化学酸化膜を、例えば希釈フッ酸水溶液であらかじめ洗浄し除去した後、スピンドライ乾燥機などで乾燥処理をする。乾燥処理を行った後、図5に示す半導体製造装置内のロードロック室10に清浄なまま素早く搬送する。清浄なまま成膜するのはロードロック室10をはじめとした半導体製造装置内のクリーンルーム内の雰囲気汚染や自然酸化膜の再形成を防ぐためであり、ロードロック室10に搬送するまでの間を素早く行う必要がある。この時点でアモルファスシリコン表面に汚染や自然酸化膜などが多く付着・形成していると、アモルファスシリコン表面の状態と、例えばアモルファスシリコン上に堆積した自然酸化膜表面の状態とではシリコンの結合手密度が異なるため、HSG化されなかったりHSGの形成状態つまりHSGの粒径や密度が異なる問題が発生し、半導体装置の歩留まり低下の原因となる。

【0048】上記のようにウェーハをロードロック室10に搬送した後、ロードロック室内を高純度窒素にてバージしながら減圧し大気を除去する。高純度窒素にてバージしながら減圧するのは、乾燥した窒素のバージにより水分が十分に雰囲気中に飽和するのを満たし、また急激な減圧によりウェーハ表面やカセットなどに付着している水分(液体)がすべて水蒸気(気体)にならず、むしろ一部が気体になる際に奪われる熱により温度が低下し、氷(固体)になるのを防止するためである。氷は反応室30内に搬送後、熱により溶融し水となるため表面の一部が酸化してHSGの形成を阻害する要因となる。さらにバージにより気流を設け、付着物を排出する効果もある。またロードロック室10内の圧力を数回昇降させることにより、残留物質を最大限置換させることも有効である。

【0049】上記のようにロードロック室10の雰囲気汚染の酸素や水分などの不純物物質を除去した後、ロードロ

ック室10と搬送室20及び反応室30の圧力を窒素バージにより近似させ、それぞれのゲートバルブ40、50を開けた後、反応室30にウェーハを搬送する。搬送室20は常時窒素にてバージされており搬送室20内で存在・発生する不純物物質がウェーハ表面に付着しないようにしている。

【0050】図8に実施例装置における各真空チャンバの真空度構成を比較例装置との比較で示す。同図からわかるように、比較例装置は全てのチャンバに超高真空(10^{-6} Pa)対応のポンプの装着を必要とするが、実施例装置では反応室以外は超高真空(10^{-6} Pa)対応のポンプを装着していない。これは上記のように水分を除去した雰囲気と窒素にてバージすることにより、ウェーハ表面を清浄なまま反応室まで搬送出来るようになったことから、反応室30以外は超高真空対応のポンプを必要としなくなっている。これにより装置は低価格になるだけでなく、処理時間も短縮できる。

【0051】前述した対面式の分割型抵抗加熱ヒータ210での加熱は、ウェーハ面内の温度均一性を短時間で確保することが容易となるので、ウェーハが温度並びに時間とともに表面状態や結晶性などの状態が変化するもの、例えばアモルファスシリコンに対して、アモルファスシリコン膜上で反応しやすいが、多結晶シリコン膜上では反応しにくい処理に有効であり、したがってHSG形成処理に有効となる。また分割型抵抗加熱ヒータ210により温度均一性を短時間で確保することが容易であることから、従来のパッチ式縦型装置と同様の560～580℃という低い結晶核形成温度で処理を行なう必要がないため、HSG形成温度を580℃以上の高い温度で行うことができる。

【0052】このため処理を短時間で行なうことができ、スループットの向上が可能である。つまりウェーハの温度分布を±0.5℃に保つことが可能な本半導体製造装置を利用して、600～620℃にてHSG形成を行えば、高スループットを確保した状態で高密度のHSGが選択的に形成できる。また必要に応じて、この分割型抵抗加熱ヒータ210のセンタ抵抗加熱ヒータ部220に対し、その周辺の抵抗加熱ヒータ部230、240、250、260の設定温度に温度勾配を与えることによりウェーハ面内均一性をさらに向上させることも可能である。

【0053】このように実施形態によれば、安定したHSGの形成並びに選択的なHSGの成長、ウェーハ面内における粒形成均一性の向上、スループットの向上に大きく寄与することが出来る。尚、反応室30内の真空度は、ターボ分子ポンプ140を装着しない真空下でもHSGの形成は可能であることを確認しているが、選択性を十分確保するには超高真空化が有効である。

【0054】さて、HSG膜を容量電極とする半導体装

置の製造方法においては、HSG膜に欠陥がないことと、選択性があることが重要である。ここで本実施形態におけるHSG膜の形成方法は、基板の温度安定化後、まずアモルファスシリコン膜上に結晶核を形成し、形成した結晶核を成長させてHSGを形成し、アモルファスシリコン膜表面を凹凸のあるHSG膜とするものである。なお基板の温度安定化は5分間程度、結晶核の形成は2～2.5分間程度、形成した結晶核の成長は3～5分間程度の時間で行われる。以下、欠陥と選択性について詳細に説明する。

【0055】(1) 欠陥

ここでいう欠陥(Defect)とは、HSG膜を形成した際にHSGが形成されなかった部分のことである。欠陥が形成されるメカニズムは、次の通りである。本実施形態においては、620℃以上の高い温度になると図2に示すように、下地であるアモルファスシリコン90の一部が結晶化し始める(図2(a))。その結果として、結晶化してしまった部分91についてはシリコンの結晶核92の成長のためのアニールを行っても、結晶核92を中心とする周辺のシリコン分子のマイグレーションが阻害され、結晶核が成長しなくなる。一方、非晶質部分(結晶化しなかった部分)については、アニールを行うことにより、結晶核92を中心に周辺の非晶質シリコン膜表面のシリコン分子96がマイグレートし、凝集して成長していく(図2(b))。この結果として、非晶質部分にはHSG93が形成されるが、結晶化してしまった部分にはHSG93が形成されず、欠陥95として残る(図2(c))。これに対して620℃未満の温度で核形成する場合、下地であるアモルファスシリコン90の結晶化がほとんど起こらないため、ほとんど欠陥が形成されず、欠陥のない安定したHSG膜が形成される。

【0056】上記欠陥の有無の判定は次のように行う。HSG形成後、Siウェーハ表面の任意または所定のポイントをSEM(走査型電子顕微鏡)により観察し、その部分に欠陥が有るか無いかを目視により確認する。所定のポイントとは、例えば8インチウェーハを例にとると、図3に示すような9ポイントである。これらすべての観測ポイント#1～#9において欠陥が見つからなかった場合、欠陥が無いと判定する。いずれかの観測ポイントにおいて欠陥が見つかった場合は、欠陥が有ると判定する。

【0057】図4にHSGを形成したときのSEM写真を示す。図4(a)、(b)、(c)は、それぞれ結晶核形成温度を610℃、615℃、620℃としたときのSEM写真である。このときの共通条件は、次の通りである。

【0058】

核形成 (Seeding) 時間
核成長 (Anneal) 時間
アモルファスシリコン形成条件

: 2分
: 5分
: 530℃, SiH₄ ベース

結晶核形成温度が図4 (a)、(b) に示す610℃及び615℃では欠陥は形成されていないが、図4 (c) に示す620℃では欠陥が形成されている。黒ずんでいる部分Dが欠陥である。したがって620℃未満、少なくとも615℃以下であれば、欠陥は形成されないことがわかった。本発明において、欠陥がほとんど生じないとは、図4 (c) に至る手前の状態をいう。そして、ほぼ確実に欠陥が存在しないとは、図4 (a)、(b) の状態をいう。

【0059】 (2) 選択性

ここでいう選択性とは、下地であるアモルファスシリコン膜表面にHSGを形成する際の、アモルファスシリコン膜周辺に存在するSiO₂膜、Si₃N₄膜等のシリコン系絶縁膜に対する選択性のことを意味する。すなわち、容量電極周辺にシリコン系絶縁膜 (層間絶縁膜等) が形成されている場合に、非容量電極部であるシリコン系絶縁膜の表面にはHSGが形成されず、容量電極のアモルファスシリコン膜の表面にのみHSGが形成される場合、選択性があるといる。なお、HSG形成における各工程 (温度安定工程、核形成工程、核成長工程) のうち、選択性に影響を及ぼす工程は、反応室内にSiH₄が存在する工程、すなわち核形成 (Seeding) 工程である。

【0060】 選択性有無の判定方法は次のように行う。選択性を持たせたい (核形成したくない) 膜、すなわち、SiO₂膜等のシリコン系絶縁膜に対し、アモルファスシリコン膜に対してHSGを形成する処理と同じ処理を行い (装置も同じものを用いる)、処理前後の絶縁膜の膜厚を測定比較して、処理後に膜厚が増加した場合は、その膜上にも核形成してしまったとみなし、選択性無しと判定する。また処理後に膜厚が増加しなかった場合は、その膜上には核形成されていないとみなし、選択性有りとして判定する。

【0061】 このように処理前後の膜厚増加量を測定することで、選択性評価の判定を行う。なお、膜厚増加量とは絶縁膜上に堆積したSi膜の膜厚を絶縁膜の膜厚に校正して得た場合の膜厚増加量のことを指す。すなわち絶縁膜をSiO₂としてHSG処理を施し、処理後に膜厚が増加した場合、処理前はSiO₂単層の膜厚であり、処理後はSiとSiO₂との積層膜となるが、その積層膜をSiO₂に校正、つまりSiもSiO₂とみなして測定している。なお、膜厚はエリブソメータを用いて測定する。

【0062】 この方法を用いて条件をいろいろと振って評価した結果を図1に示す。横軸に反応室内の核形成温度 (℃) をとり、縦軸にSiH₄流量 (sccm) をとり、下地選択性の得られる諸条件の組合せ範囲、すなわ

ちHSGプロセスウインドウを示している。図中、○印、□印は核形成時間がそれぞれ2分、2.5分とした場合に、選択性があった条件の一例を示している。なお、共通条件は、下記の通りである。

【0063】

プレヒート時間 (核形成前の温度安定化) : 5分
アニール時間 (核成長のための) : 5分

【0064】 図1より、選択性は温度の他に、核形成時間、SiH₄流量などに関係することが分かる。具体的には、核形成時間が2分の場合、(620℃, 100 sccm) の点と、(610℃, 200 sccm) の点とを結んだ直線Aよりも左側の条件で処理を行った場合は選択性を得ることができ、直線Aよりも右側の条件で処理を行った場合は選択性を得ることができない。また核形成時間が2.5分の場合、(620℃, 25 sccm) の点と、(600℃, 100 sccm) の点とを結んだ直線Bよりも左側の条件で処理を行った場合は、選択性を得ることができ、直線Bよりも右側の条件で処理を行った場合は、選択性を得ることができない。

【0065】 したがってHSG膜をシリコン系絶縁膜上には形成させず、アモルファスシリコン膜上にのみ選択的に形成させるためには、図1において核形成時間が2分という条件下では、点 (620℃, 100 sccm) と点 (610℃, 200 sccm) とを結ぶ直線Aよりも左側の領域内に入るように核形成温度とSiH₄流量とを制御して結晶核を形成すればよい。また、核形成時間が2.5分という条件下では、点 (620℃, 25 sccm) と点 (600℃, 100 sccm) とを結ぶ直線Bよりも左側の領域内に入るように核形成温度とSiH₄流量とを制御して結晶核を形成すればよい。

【0066】 なお図1には選択性有無の判定結果だけでなく、欠陥有無の判定結果も併せて示している。欠陥については、本実施の形態においては、図1より温度のみに依存することが分る。620℃未満の温度であれば欠陥がほとんどないHSG膜が得られる。また615℃以下の温度であれば、ほぼ確実に欠陥のないHSG膜を得ることができる。なお、図1には温度が615℃で一定となる直線Cのみ示した。すなわち、直線Cの左側の条件で処理を行った場合は、欠陥はほぼ確実に形成されることはなく、直線Cの右側の条件で処理を行った場合は欠陥が形成される可能性があることを示している。

【0067】 以上のことから、欠陥のないHSG膜をアモルファスシリコン膜上にのみ選択的に形成させるためには、図1において、核形成時間が2分という条件下では、直線Cよりも左側であって、かつ直線Aよりも左側である領域、すなわち直線Cと直線Aとで囲まれた領域内に入るように核形成温度とSiH₄流量とを制御して結晶

核を形成すればよい。また核形成時間が2.5分という条件下では、直線Cより左側であって、かつ直線Bより左側である領域、すなわち直線Cと直線Bとで囲まれた領域内に入るように核形成温度と SiH_4 流量とを制御して結晶核を形成すればよい。なお、この領域内の条件でHSGを形成すれば、所望のHSG粒密度を得ることができることも、実験により確認されている。

【0068】ところで、①HSGの粒径及び粒密度の均一性、②HSGの選択成長については、温度のみならず、時間、圧力、 SiH_4 流量にも依存し、これらが変化することにより変わる。すなわち温度のみの限定では、上記①と②の効果が得られない。例えば590℃でHSGを形成する場合でも時間を長くすれば高い粒密度(150個/ μm^2)を得ることができる。また例えば630℃でHSGを形成する場合でも、 SiH_4 流量を減らせば選択性を得ることができる。したがって、選択成長が可能になる条件として、核形成温度と SiH_4 流量とを関連付けた図1の直線Aよりも左側の領域に入る条件を限定することに意義がある。これに対し、③欠陥については、本実施形態のようにHSGを形成するまでの基板加熱時間が比較的短い場合は、温度のみに依存するので、620℃未満、好ましくは615℃以下として温度範囲を限定することに意義がある。これらのパラメータの制御は、前述した流量制御手段310及び温度制御手段320によって行われる。

【0069】

【実施例】反応室内にて行われる過程について説明する。

【0070】上記の通り、例えば1%フッ酸水溶液で1分間洗浄し除去した後、スピンドライ乾燥機などで乾燥処理をしたウェーハを素早くロードロック室10に搬送し、高純度窒素にてバージしながら減圧して大気を除去する。さらにロードロック室内圧力を数回昇降させ、ロードロック室10と搬送室20及び反応室30を窒素をバージしながら同圧化させて反応室30へ搬送する。

【0071】まず搬送されたウェーハ110はあらかじめ設定された反応室温度600～620℃にて温度安定化がはかられる。この際の雰囲気は高真空もしくは窒素、不活性ガスのようなアモルファスシリコン表面と未反応の未反応性ガス雰囲気にて行われる。ただしウェーハの面内温度安定と下地アモルファスシリコンが多結晶化することによりHSG形成を阻害する要因とならないよう、温度安定と結晶化の両方を考慮すると、温度安定時間は5分間程度が望ましい。以下、上記反応室温度を保持する。

【0072】つぎに未反応性ガス雰囲気の場合、それらを十分に取除いた後、モノシランを毎分25～200cc、2分～2.5分間流すことによりアモルファスシリコン表面に微細な結晶核を形成(発生)させる。この結晶核の密度はウェーハ温度や核形成時間の増大と共に

増加する傾向があり、またモノシラン流量を少なくした場合には核形成時間を増やす必要がある。

【0073】最後にモノシランの供給を止め、アモルファスシリコン表面に形成した結晶核をシリコン原子のマイグレーションにより結晶核を拡大(成長)させる。この結晶粒の大きさは粒成長時間の増大と共に大きくなる傾向があり、5分間で成長がほぼ最大となるため、3～5分の間を制御する。時間が長すぎると粒と粒が結合し大きな粒となり、本工程の目的とする表面積の増加率が低下するため、時間を制御する必要がある。

【0074】具体例として、ロードロック室を高純度窒素でバージしながら減圧し大気置換することにより清浄なアモルファスシリコン表面を維持し、そのまま窒素バージされた搬送室20を通り反応室30へ搬送したものを、上記所定の条件、例えば反応室温度610℃、温度安定時間5分、モノシラン(SiH_4)200sccm、核形成時間2分、粒成長時間3分にて行うことにより、選択性のある安定したHSGの形成、ウェーハ面内均一性の良好なHSGを形成することができた。また同様の結果を反応室温度610℃、温度安定時間5分、モノシラン50sccm、核形成時間2.5分、粒成長時間5分にてても得られている。従ってウェーハ面内均一性の優れたHSGの形成が20枚/hrとなり、縦型装置プロセスの16枚/hrよりも枚数が増え、スループットが向上できる。

【0075】

【発明の効果】本発明方法によれば、HSGプロセスの最適条件を見出すことによって、欠陥のない安定したHSG膜を形成して歩留まりを向上でき、また高い選択性によってエッチバックを無くして生産性を向上できる。

【0076】また本発明装置によれば、既存の制御手段の制御量を変更するだけで、上記製造方法を容易に実施することができる。

【図面の簡単な説明】

【図1】実施の形態による核形成温度と SiH_4 流量との関係を示すプロセスウインドウの図である。

【図2】欠陥が形成されるメカニズムを示す説明図である。

【図3】HSG膜の欠陥の有無を確認する際の Si ウェーハの面内観察点を示す説明図である。

【図4】HSGを形成したときのSEM写真である。

【図5】実施形態の説明のための半導体製造装置の概略平面図である。

【図6】実施形態の説明のための枚葉式成膜装置の縦断面図である。

【図7】実施形態の説明のための反応室のヒータの詳細図である。

【図8】実施例装置と比較例装置との各真空チャンバにおける真空度の関係を示す比較図である。

【図9】容量をもつ一般的なDRAMの構造を示す断面

図である。

【図10】DRAMの容量電極部の構造を示す部分断面

図である。

【符号の説明】

10 ロードロック室
20 搬送室

30 反応室

40、50 ゲートバルブ

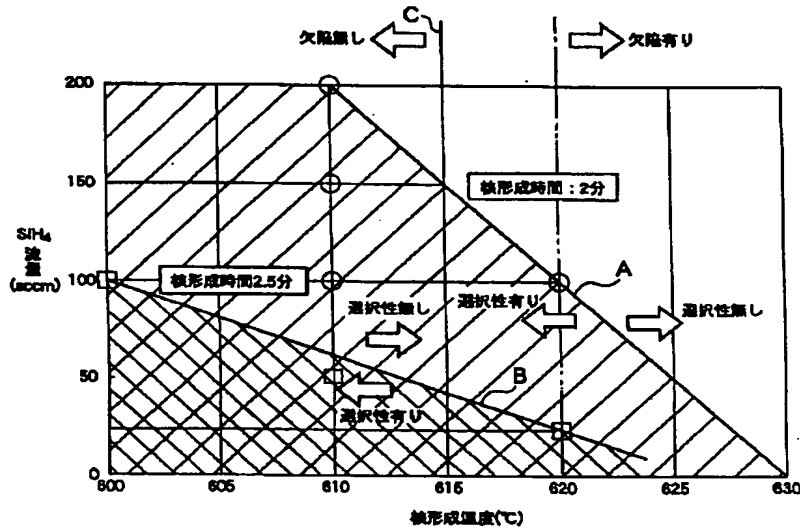
110 ウェーハ

130 SiH_4 供給用ノズル

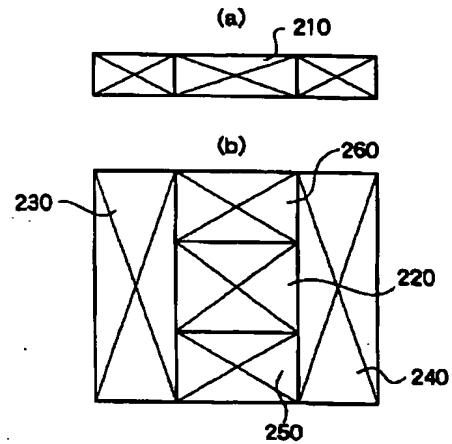
140 ターボ分子ポンプ

210 抵抗加熱ヒータ

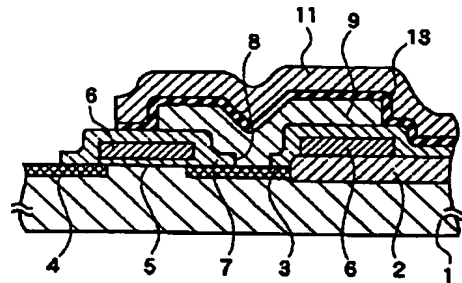
【図1】



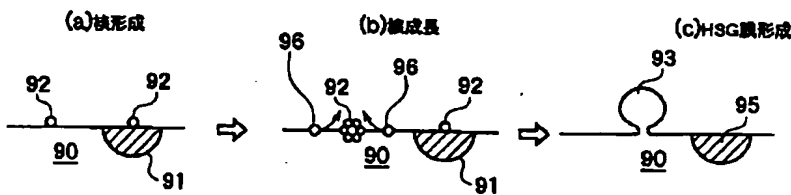
【図7】



【図9】



【図2】

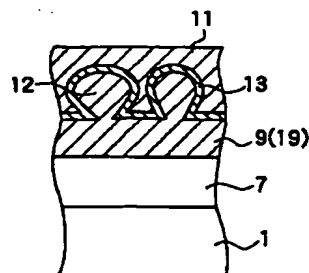


【図8】

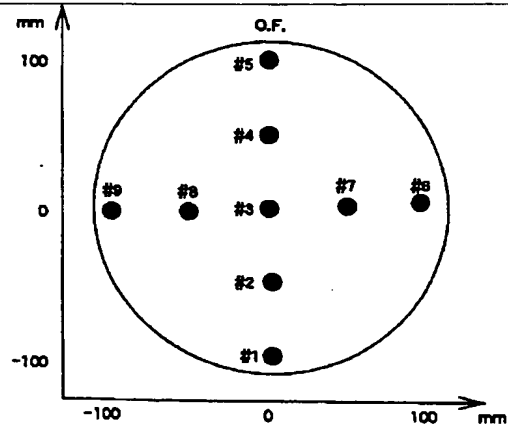
	比較例	実施例
反応室	10^{-6}	10^{-6}
搬送室	10^{-6}	10^{-2}
ロードロック室	10^{-6}	10^{-2}

(単位はPa)

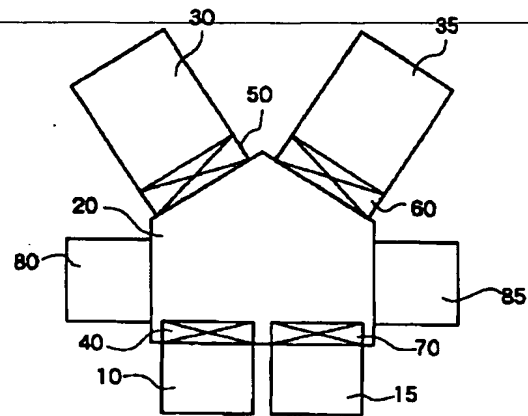
【図10】



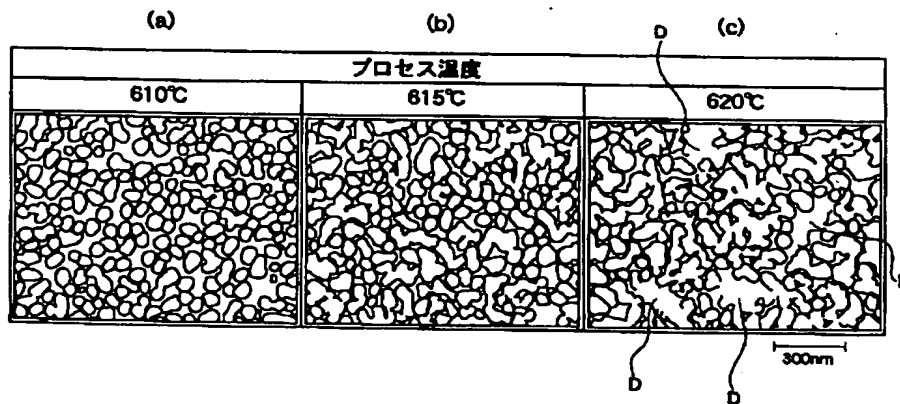
【図3】



【図5】



【図4】



【図6】

